Introduccion

En el presente laboratorio se trabaja con Circuitos Integrados (CI) de tecnología TTL (Transistor Transistor Logic) y CMOS (Complementary Metal Oxide Semiconductor). Se utilizará una compuerta NAND 74LS00 y un inversor 74LS04 ambos de tecnología TTL, y una compuerta NAND 4011 de tecnología CMOS.

Se construye un circuito sencillo que sirve para hacer mediciones de sus voltajes de salida a diferentes niveles de entrada para poder comparar los valores obtenidos de estas mediciones con los valores mostrados en las hojas de datos de los componentes usados, encontrando así que que los valores prácticos de un IC en funcionamiento pueden desviarse de sus valores teóricos, fenómeno que hay que tener en cuenta cuando se consideran diseños de circuitos logicos.

Los CI de cada familia tienen características similares, aunque pueden diferir un poco entre diferentes versiones del circuito o diferentes tecnologías utilizadas para construirlo. En este caso se utilizarán dos CI de la familia TTL y uno CMOS pero ambos dispositivos TTL tienen valores nominales puesto que ambos son de la familia 74LSXX donde LS significa “Low power Schottky” por las características de fabricación de estos.

Los dispositivos CMOS, a diferencia de los TTL que solo operan a un nivel de 5V, pueden operar desde 5 hasta los 18V. Para este trabajo se utilizó una fuente de 5V por lo que se tomarán en cuenta solamente los valores nominales para este nivel de voltaje.

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
|  | Definición | TTL | CMOS | Unidades |
| VDD | Voltaje de la fuente(también conocido como VCC | 5 | 5 | V |
| VOH(min) | Voltaje mínimo en la salida (Output) cuando está en “HIGH” | 2.7 | 4.95 | V |
| VOL(máx) | Voltaje máximo en la salida (Output) cuando está en “LOW” | 0.5 | 0.05 | V |
| VIH(min) | Voltaje mínimo en la entrada (Input) reconocido como un “HIGH” | 2 | 3.5 | V |
| VIL(máx) | Voltaje máximo en la entrada (Input) reconocido como un “LOW” | 0.8 | 1.5 | V |
| IOH | Corriente en la salida (Output) cuando está en “HIGH”. Esta corriente es negativa porque sale del dispositivo (Source) | -0.4(max) | -0.44(min) | mA |
| IOL | Corriente en la salida (Output) cuando está en “LOW”. Esta corriente entra al dispositivo (Sink) | 8(max) | 0.44(min) | mA |
| IIH | Corriente en la entrada (Input) cuando está en “HIGH”. Esta corriente entra all dispositivo (Sink) | 20(max) |  | µA |
| IIL | Corriente en la entrada (Input) cuando está en “LOW”. Esta corriente es negativa porque sale del dispositivo (Source) | -0.36(max) |  | mA |
| IIN | Corriente máxima en las entradas |  | 0.1 | µA |
|  |  |  |  |  |

Además se construye un circuito lógico en el que se deben interfazar ambas tecnologías. Para lograr la función lógica deseada con los componentes disponibles se deben hacer conexiones de TTL-CMOS tanto como de CMOS-TTL, donde se verá las implicaciones que se deben tomar en cuenta cuando se hacen este tipo de conexiones. Luego se prueba el correcto funcionamiento del circuito mediante el encendido y apagado de un LED.

Resultados

Experimento 1

Se utilizó el circuito:

[Imagen del circuito]

Durante el diseño de este circuito se deben considerar las corrientes que los dispositivos pueden soportar, por ejemplo, cuando en la patilla de entrada un dispositivo TTL hay un “LOW”, se tiene que hay un valor máximo de IOL = 8mA, por lo que debemos restringir esta corriente eligiendo un R1 que no permita que fluyan más de 8mA hacia el dispositivo, la resistencia mínima que se puede tener seria Rmin=VCC/IIL que seria [ingresar cálculo y valores de TTL y CMOS].

Al mismo tiempo, esta resistencia no debe ser tan alta que produzca una caída de voltaje tal que nunca se tendrá más que VIH en la patilla de entrada, el valor máximo que puede tener esta resistencia entonces sería dado por Rmax=(VCC-VIH)/IIH

[meter otros cálculos y formulas para TTL y CMOS]

De esta manera una resistencia de 10K nos garantiza estas condiciones y nos sirve como un punto fijo para poder dimensionar R2.

Las mediciones se realizaron en las patillas de salida del dispositivo al tener las patillas de entrada cerca de los valores de Vih y Vil. Los resultados de estas mediciones se resumen en la Tabla 2 para la tecnología TTL y en la Tabla 3 para CMOS.

[no sé si les parece esta]

|  |  |  |  |
| --- | --- | --- | --- |
| TTL | | | |
| Entradas (V) | | Salidas (V) | |
| VIL | 0.7 | VOH | 3.28 |
| VIH | 2.12 | VOL | 0.11 |

[o esta, creo q mejor la de arriba talvez, porque a como les entendi es como q a un Vil de 0,7 tenian un Voh de 3,28 y así]

|  |  |  |
| --- | --- | --- |
| CMOS | | |
| VIL | 1.58 | V |
| VIH | 2.12 | V |
| VOL | 0.11 | V |
| VOH | 3.28 | V |

Experimento 2

En el experimento 2 se implementa mediante un circuito, utilizando los dispositivos disponibles, la función lógica (A↑B)·C donde la tabla de verdad obtenida mediante mediciones se muestra en la tabla X

|  |  |  |  |
| --- | --- | --- | --- |
| A | B | C | (A↑B)·C |
| 1 | 1 | 0 | 0 |
| 0 | 1 | 0 | 0 |
| 1 | 0 | 0 | 0 |
| 0 | 0 | 0 | 0 |
| 1 | 1 | 1 | 0 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 1 | 1 |
| 0 | 0 | 1 | 1 |

Para lograr esta operación con los dispositivos disponibles la solución propuesta fue utilizar la compuerta NAND TTL 74LS00 y conectar su salida al dispositivo NAND CMOS 4011, y para obtener la salida correcta, se invierta la señal de salida de este con el inversor TTL 74LS04. La configuración del circuito se muestra en el esquemático de la Figura X

[insertar figura]

Se eligió usar resistencias de “pull-up” para mantener las entradas de los dispositivos en alto y utilizar interruptores para ponerlas en bajo. Para este propósito resistencias de 10k garantizan que haya un voltaje mayor a VIH en las patillas de entrada, y al mismo tiempo limita la corriente que entra al dispositivo.

El siguiente punto a tener en cuenta fue la conexión de la salida del TTL a la entrada del CMOS. Para poder garantizar el correcto funcionamiento de la compuert CMOS se tiene que cumplir que:

VOH (TTL) ≥ VIH(CMOS)

VOL (TTL) ≤ VIL(CMOS)

– IOH (TTL) ≥ IIH(CMOS)

IOL (TTL) ≥ – IIL(CMOS)

Esto presenta un problema, puesto que para el TTL VOH=2,7V mientras que para el dispositivo CMOS t

enemos que VIH=3,5V, por lo que se debe diseñar una manera de poder subir el voltaje en la salida del dispositivo TTL para que esta sea correctamente interpretada en el dispositivo CMOS como una entrada en alto.

Existen varias maneras de solucionar este problema como utilizar buffers, transistores, dispositivos de colector abierto, entre otras. Por simplicidad se eligió utilizar una resistencia de “pull-up” en el nodo donde se conectan la salida del TTL con la entrada en el CMOS. Esto efectivamente logra hacer que el voltaje en este nodo suba a valores mayores que el Vih del CMOS. Para esto, una resistencia de 10k logra el correcto funcionamiento del dispositivo.

Conexion CMOS a TTL

Luego se debió considerar la conexión del NAND CMOS al inversor TTL. Para asegurar el correcto funcionamiento del dispositivo TTL se tiene que cumplir que:

VOH (CMOS) ≥ VIH(TTL)

VOL (CMOS) ≤ VIL(TTL)

– IOH (CMOS) ≥ IIH(TTL)

IOL (CMOS) ≥ – IIL(TTL)

Para los dispositivos disponibles en este laboratorio tenemos que todas estas condiciones se cumplen, lo cual nos permite conectar de manera directa la salida del dispositivo CMOS à la entrada del dispositivo TTL. Este no siempre es el caso dependiendo del tipo de TTL, en otras situaciones usar buffers o transistores son maneras en las que se pueden regular las corrientes necesarias para el correcto funcionamiento de los dispositivos.

Por último se debió analizar la conexión del dispositivo LED à la salida del inversor TTL. teniendo en cuenta que el dispositivo LED requiere de 20 mA para funcionar correctamente, al conectar el LED directamente a las salida del CI este le exigiría más corriente de la que este puede proveer de manera segura y puede dañar el dispositivo. Para evitar este problema se utilizó una resistencia desde Vcc hasta el LED y la otra patilla del LED conectada a la salida del inversor. De esta manera la corriente necesaria para encender el LED es proveída por la fuente y no por el IC. Hay que tomar en cuenta que esto haría que nuestro LED esté encendido cuando la salida de nuestro circuito sea “LOW”, y estaría apagado cuando la salida sea “HIGH”.

**Análisis de resultados**

**Tabla X. Comparación entre valores teóricos y valores obtenidos prácticamente**

|  |  |  |
| --- | --- | --- |
| **TTL** | | |
| **Valor** | **Teórico (V)** | **Real (V)** |
| VIL | **0.8** | **0.76** |
| VIH | **2** | **2.12** |
| VOL | **0.5** | **0.11** |
| VOH | **2.7** | **3.28** |
| **CMOS** | | |
| **Valor** | **Teórico** | **Real** |
| VIL | **1.5** | **1.58** |
| VIH | **3.5** | **3.57** |
| VOL | **0.05** | **0.02** |
| VOH | **4.95** | **4.0** |

**Conclusiones**

Aunque los valores reales obtenidos varían de los mostrados en sus hojas de datos, todos las mediciones obtenidas se encuentran dentro de los rangos de valores aceptados por lo que se puede concluir que los dispositivos operan de manera correcta.

Es importante tomar en cuenta los valores de VOH, VOL, VIH y VIL, así como las corrientes de entrada y salida, de los dispositivos que se utilizan en la construcción de un circuito lógico para poder garantizar el correcto funcionamiento de las operaciones lógicas que se quieren. Cuando se deben interfazar circuitos integrados de diferentes tecnologías es de gran importancia tener en cuenta estos valores.